PATENT ABSTRACTS OF JAPAN

(11)Publication number:

06-097097

(43) Date of publication of application: 08.04.1994

(51)Int.Cl.

H01L 21/205 C30B 23/08 C30B 25/02

// C30B 29/40

(21)Application number: 05-187848

(71)Applicant: NEC CORP

(22)Date of filing:

29.07.1993

(72)Inventor: ANAMI TAKAYOSHI

NANBAE KOICHI

(30)Priority

Priority number: 04203666

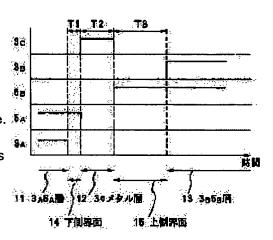
Priority date: 30.07.1992

Priority country: JP

(54) FORMATION HETERO-INTERFACE

(57)Abstract:

PURPOSE: To improve quality at a hetero interface, by inserting a group III atom layer into the hetero interface, in which compositional change is necessary for a group V element in a III-V compound semiconductor. CONSTITUTION: A hetero-interface is formed between layers 11 and 13 made of III-V compound, each containing group III element 3A or 3B together with a different group V element 5A or 5B. Then, a metal layer 12 made of atoms 3C is inserted in the hetero-interface. In this case, chemical bonding force between two elements 3C-5A is almost equal to that to two elements 3C-5B or an expression of inequality 3C-5A>3C-5B is satisfied. In the III-V compound layer 11, atomic substitution of the atoms 5B for the atoms 5A can be reduced, and thereby a hetero-interface of high quality can be obtained.



LEGAL STATUS

[Date of request for examination]

11.03.1994

[Date of sending the examiner's decision of

11.11.1997

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

2790006

12.06.1998

[Number of appeal against examiner's decision of rejection]	09-020973
[Date of requesting appeal against examiner's decision of rejection]	11.12.1997
[Date of extinction of right]	12.06.2004

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-97097

(43)公開日 平成6年(1994)4月8日

(51)Int.Cl. ⁸		識別記号	庁内整理番号	FI	技術表示箇所
H01L	21/205				
C 3 0 B	23/08	M	9040-4G		
	25/02	. Z	9040-4G		
// C30B	29/40	502 H	7821-4G		

審査請求 未請求 請求項の数4(全 7 頁)

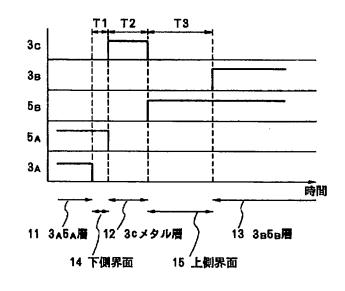
(21)出願番号 特顯平5-187848 (71)出願人 00004237 日本電気株式会社 東京都港区芝五丁目7番1号 (72)発明者 阿南 隆由 東京都港区芝五丁目7番1号 日本電気株 (32)優先日 平4(1992)7月30日 (33)優先権主張国 日本(JP) (72)発明者 難波江 宏一東京都港区芝五丁目7番1号 日本電気株 式会社内 (74)代理人 弁理士 京本 直樹 (外2名)	(01) 11.55 75 13	H-15775 108010	(24) (1,27)	AAAAA 4AA
(22)出願日 平成 5 年(1993) 7 月29日 東京都港区芝五丁目 7 番 1 号 (72)発明者 阿南 隆由 東京都港区芝五丁目 7 番 1 号 日本電気株 (32)優先日 平 4 (1992) 7 月30日 (72)発明者 難波江 宏一東京都港区芝五丁目 7 番 1 号 日本電気株 式会社内	(21)出願番号	特顯平5-187848	(71)出願人	000004237
(31)優先権主張番号 特顯平4-203666 東京都港区芝五丁目7番1号 日本電気株(32)優先日 平4(1992)7月30日 式会社内(33)優先権主張国 日本(JP) (72)発明者 難波江 宏一東京都港区芝五丁目7番1号 日本電気株式会社内				日本電気株式会社
(31)優先権主張番号 特願平4-203666 東京都港区芝五丁目7番1号 日本電気株(32)優先日 平4(1992)7月30日 式会社内 (33)優先権主張国 日本(JP) (72)発明者 難波江 宏一東京都港区芝五丁目7番1号 日本電気株式会社内	(22)出願日	平成5年(1993)7月29日		東京都港区芝五丁目7番1号
(32)優先日 平 4 (1992) 7 月30日 式会社内 (33)優先権主張国 日本 (JP) (72)発明者 難波江 宏一東京都港区芝五丁目 7 番 1 号 日本電気株式会社内			(72)発明者	阿南 隆由
(33)優先権主張国 日本(JP) (72)発明者 難波江 宏一 東京都港区芝五丁目7番1号 日本電気株 式会社内	(31)優先権主張番号	特願平4-203666		東京都港区芝五丁目7番1号 日本電気株
東京都港区芝五丁目7番1号 日本電気株式会社内	(32)優先日	平4(1992)7月30日		式会社内
式会社内	(33)優先権主張国	日本(JP)	(72)発明者	難波江 宏一
式会社内				東京都港区芝五丁月7番1号 日本電気株
			(7A)44×3H I	

(54) 【発明の名称】 ヘテロ界面形成方法

(57)【要約】

【目的】 3-5族化合物半導体の5族元素組成切り替えを必要とするヘテロ界面において、ある特性を有する3族原子層を挿入することによりヘテロ界面の品質の向上を図る。

【構成】 3族元素3A、3B及び異なる5族元素5A、5Bを含んだ3-5族化合物半導体である3A5A層11と3B5B層13とのヘテロ界面を形成する際に、5A5Bとの化学結合強度3C-5A及び3C-5Bがほぼ等しいかあるいは3C-5A>3C-5Bを満足するような3C原子からなる3Cメタル層12をヘテロ界面に挿入させる。これにより5B原子と3A5A層11中の5A原子との置換反応が抑制され高品質なヘテロ界面を得ることができる。



1

【特許請求の範囲】

【請求項1】 3-5族化合物半導体のV族元素組成切り替えを有するヘテロ界面において、切り替え前後の各5族元素との化学結合強度がほぼ等しい3族原子、或は切り替え前の5族元素との化学結合強度が切り替え後の5族元素との化学結合強度よりも大きい3族原子を、一原子層以上ヘテロ界面に積層することを特徴とするヘテロ界面形成方法。

【請求項2】 請求項1の形成方法であって、前記切り替え前の5族元素が砒素を含み、前記切り替え後の5族 10元素が燐を含み、前記3族原子がインジウムである請求項1記載のヘテロ界面形成方法。

【請求項3】 請求項1の形成方法であって、前記切り替え前の5族元素がアンチモンを含み、前記切り替え後の5族元素が燐を含み、前記3族原子がアルミニウムである請求項1記載のヘテロ界面形成方法。

【請求項4】 請求項1の形成方法であって、前記切り替え前の5族元素がアンチモンを含み、前記切り替え後の5族元素が砒素を含み、前記3族原子がアルミニウムである請求項1記載のヘテロ界面形成方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、ヘテロ界面の形成方法 に関し、特に5族元素の組成変化を有する3-5族化合 物半導体の高品質ヘテロ界面を形成する方法に関する。

[0002]

【従来の技術】3-5族化合物半導体のヘテロ界面の品 質は、二次元電子ガストランジスタや量子井戸レーザの ようなデバイス特性を大きく左右するため、平坦かつ急 峻で、不純物や欠陥の少ない高品質なヘテロ界面を形成 30 することが重要である。特にヘテロ界面において、5族 元素や種類や組成が変化するような場合は、ヘテロ界面 で5族原料を切り替える必要がり、良好なヘテロ界面を 得るのは困難である。従来この種のヘテロ界面は、膜厚 制御性に優れた結晶成長方法である分子線エピタキシー 法や有機金属気相法を用い、一般に図2に示すような切 り替えシーケンスにより形成されていた。例えばジャー ナル オブ クリスタル グロウス (J. Crvsta 1. Growth) 105巻 244ページ 1990 年参照。図2はそのガス切り替え工程の説明図である。 その特徴は、3元素を3A、3B,5族元素を5A、5 Bで記述すると、3A5A層21、23と3B5B層2 2のヘテロ界面において、3族原料の供給を止めて、5 族原料を切り替える工程が入っていることにある。5族 切り替えに必要な時間間隔T1、T2、T3、T4等は それぞれの成長装置の特性に合わせて最適化されてい た。それぞれの時間間隔の役割は、T1、T3は主に界 面を平坦化するのに必要な時間であり、T2、T4は5 族原料の混合を抑制するのに必要な時間である。

[0003]

2

【発明が解決しようとする課題】この従来のヘテロ界面 形成方法では、以下のような問題点が発生する。まず第 一に、時間T2やT4を長くすると、いずれかのヘテロ 界面で劣化が生じる。例えばInGaAsとInPの場 合、InP面にAs 照射し続けても界面は劣化しない が、ІпСаАѕ面に照射し続けると界面は劣化する。 例えばアプライドフィジクス レター (Appl. Ph ys. Lett.) 49巻1302ページ1986年参 照。これはInGaAs中のAsとPが置換しP組成の 大きなInGaAsPが界面に形成されるためである。 AsとPが置換するのは、PがAsに比べてGaとの化 学結合が強いためと考えられる。同様なことは G a A s とInGaPの場合でも起こり、GaAs面をP照射す る際には劣化する。例えばジャーナル オブ エレクト ロニックス マテリアルズ(J. Electroni c. Materials) 21巻 129ページ 19 91年参照。

【0004】このように5族切り替えにおけるいずれか一方の界面の劣化は、異なる5族元素の3族に対する化学結合強度の違いに起因しているため本質的な問題である。またこのヘテロ界面での5族置換を最小限にとどめるため、待機時間を出来るだけ短くすることにより界面劣化を抑制した例もあるが、この場合は、供給される5族原料自身の切り替えが十分でないため引き続き成長する半導体層が目的とは異なった5族組成になるという新たな問題点がある。例えばジャーナル オブクリスタルグロウス(J. Gryst. Growth)111巻521ページ 1991年参照。このように従来の技術では本質的に、高品質なヘテロ界面を形成することは困難であった。

【0005】本発明の目的は、このような問題点を解決できる高品質へテロ界面形成方法を提供することにある。

[0006]

【課題を解決するための手段】本発明によるヘテロ界面 形成方法は、3-5族化合物半導体の5族元素組成切り 替えを有するヘテロ界面において、切り替え前後の各5 族元素との化学結合強度が切り替えがほぼ等しい3族原 か、或は切り替え前の5族元素との化学結合強度が切り 替え後の5族元素との化学結合強度よりも大きい3族原 子を、一原子層以上ヘテロ界面に積層することに特徴が ある。

[0007]

【作用】発明が解決しよとする課題の項でも説明したように、ヘテロ界面において十分な原料切り替え時間が取れないのは、待機中に5族元素の置換が内部にまで生じ、その結果、界面が破壊され劣化るからである。本発明では、この5族原子の界面での置換を抑制するために、ある特定の3族原子層を界面に積層することに特徴50がある。その場合の3族原子は何でもよい訳ではなく、

特異の物性が要求される。それは、その3族原子のヘテロ界面の前後で変わるそれぞれの5族に対する化学結合強度がほぼ等しいか、或は、下地の5族との化学結合強度が上に積層する半導体中の5族との化学結合強度より弱いことが必要である。このような特異な3族原子を界面に積層すると、長い待機時間後でも照射5族原子の下地半導体層内部への侵入は制御され、高品質なヘテロ界面形成を形成することができる。

[0008]

【実施例】次に本発明の実施例について図面を参照して 10 具体的に説明する。図1は本発明第一の実施例を説明す る原料の切り替えシーケンスの工程説明図である。

【0009】まず3族原料である3Aと5族原料である3Aの原料が供給され下地の3A5A層11が積層されている。下界面14では3Aの供給を止め、その後時間T1だけ5Aを照射する。このT1時間で3A5B層11界面は平坦化される。引き続き、3族原料である3C原料をT2時間だけ照射することにより3Cメタル層12を積層する。更に切り替えにより5族原料5Bの照射を始め、上側界面15においてT3時間待機する。この20T3時間の間に、もし3Cメタル層がなければ、5B原子は3A5Ap型層11の中の5A原子と置換し界面を劣化するが、本発明では3C原子層12の存在により5B原子は3A5A層11中に入り混まない為界面の劣化はなく、かつ十分な5族切り替え工程が可能である。

【0010】そこで後で3族原料3B照射し3B5B層13を形成する。ここで3C原子は以下のような特性を持つ3族原料を選ぶ。即ち、化学結合3C-5と3C-5Bの結合強度がほぼ等しいかもしくは、3C-5A>3C-5を満たすことが必要である。このシーケンスにより殆ど劣化のない高品質なヘテロ界面が形成される。

【0011】次に具体的な元素を当てはめて実施例を説明する。化合物半導体によく用いられる5族元素には、燐(P)、ヒ素(As)、アンチモン(Sb)がるが、3族元素との結合の強さは、一部の例外を除きSb<As<P

の順で大きい。従ってヘテロ界面を形成する際に問題となる切り替えは、弱い結合から強い結合への切り替えであり、次の三種類で代表される。

- (1) AsからPへの切り替え
- (2) SbからPへの切り替え
- (3) SbからAsへの切り替え

まずAsからPへの切り替えの例では、InGaAs上のInPやGaAs上のInGaP等がある。ここでは、InGaAs上のInPに例ととり、本発明の第二の実施例により請求項2の発明を説明する。

【0012】図3は、この材料系における切り替えシーケンスの工程説明図である。成長は膜厚制御性及び原料切り替え特性に優れたガスソース分子線エピタキシー法を用いた。3族原料は固体金属を用い、5族原料のPと

Asに対してそれぞれPH $_3$ とAsH $_3$ ガスを950 $_{\odot}$ でクラッキングして基板に照射した。基板温度は520 $_{\odot}$ 、PH $_3$ 流量AsH $_3$ 流量はそれぞれ13SCCMと6SCCMとした。

【0013】発明が解決しようとする課題の項でも説明したようにInGaAs層にPを照射すると、Pが内部のAsと置換してヘテロ界面は劣化する。第二の実施例では、InGaAs層31を成長後にInメタル層32を一原子層分だけ制御性良く積層し、しかる後にPを照射し、十分5族切り替えが終わってからInP層33の成長を開始する。このシーケンスの際に、成長中の表面再配列構造を反射型高速電子回析法(RHEED法)で観測した。まずInGaAs層31では(2×4)のAs安定化面を示し、続くInメタル層32では(4×2)のIn安定化面を示し、続くP待機工程ですぐに表面は明瞭な(2×4)P安定化面に変化し、かつそのパターンはシャープに維持されたままでありヘテロ界面の劣化は見られなかった。

【0014】 In-P & In-As の室温における化学結合強度はそれぞれ47.3 K cal/mol & 48 K cal/mol & 50 In 原子の特異な物性のため、P原子を選択的に結晶内部に取り込む反応は起こらず、表面に安定なP-As 界面が形成できた。一方従来のヘテロ界面形成方法では、3 族 Ga 原子切り替え界面に存在しており、Ga-P & Ga-As SO 化学結合強度はそれぞれ54.9 K cal/mol & 50 K cal/mol & 5

30 【0015】本発明第二の実施例によるヘテロ界面の高品質性を実証するため、InGaAs/InP超格子を成長した。InP面方位(100)基板上にInGaAs層厚2nm、InP層厚Inmの超格子を33周期交互に積層した。図4は各界面ガス切り替え時に2秒づつ待機する通常の切り替えシーケンスを用いて成長した試料と、本発明第二の実施例による切り替えシーケンスを用いて成長した試料の室温フォトルミネッセンス(PL)スペクトルを比較したものである。本発明によるヘテロ界面を有する試料のPL発光強度は従来のものに比べて2桁近く強く、良好なヘテロ界面が形成されていることがわかる。特に本実施例の様に、切り替え界面の多い超格子では、ヘテロ界面の劣化の少ない本発明による界面形成方法が極めて有効である。

【0016】次に第三の実施例について説明する。第二の実施例の切り替えシーケンスではAsH。ガスはGa原子と一緒に遮断したが、これは5族切り替えの時間を短くするためである。即ち、AsH。ガスが遮断され、In分子線が再び照射されるまでの時間にAsH。の残留成分基板まわりから消失していると、より組成の急峻なヘテロ界面を形成することができるからである。しか

50

し原理的には、切り替え界面に I n原子のみが存在すれば、P原子の内部への置換はある程度抑制される。

【0017】図5は、InGaAs層51とInP層53の間にInAS層52を一原子層積層する第三の実施例の原料切り替えシーケンスの工程図である。本実施例では、InAs層52の表面がAsで覆われており、引き続くP照射工程に於て表面のAsがPと置換してゆく。この場合、表面でのAsとPとの置換及びAsH。ガスの残留の点からもP照射工程を長くする必要があ為、界面特性は、第二の実施例のシーケンスによるもの10に比べ若干劣るが、InGaAs層51内部のAsと照射するPとの置換はIn層の存在によりある程度抑制されるので、良好なヘテロ界面が形成される。

【0018】これまで第二、第三の実施例ではInメタル層32やInAs層52を一原子層としたが、これはP置換抑制のための最小限の層厚であり、界面特性が劣化しなければそれ以上積層しても構わない。

【0019】次に第四の実施例について説明する。図6(a)は第二、第三の実施例におけるヘテロ界面近傍の原子の配列図である。原子配列は積層順にIn, Ga層61、As層62、In層63、P層64のような構成になっている。このためInAsの一原子層の存在に起因した圧縮性の応力がヘテロ界面に生じている。このInAs 歪層の存在は、界面の数が少ない場合は問題にならないが、界面の数が多くなると全体として臨界膜厚を越えるようになるため、結晶上問題となる。

【0020】図6(b)は第四の実施例による原子列の説明図である。ここでは1 n 層67を積層する前に、G a A s 層66を一原子層分だけ積層しておくと、このG a A s 層66とI n A s 層67とが応力的に打ち消し合い、界面での歪を全体とて緩和できる。I n A s n 格子定数はI n P に対して約3.2%大きく、G a A s n 格子定数はI n P に対して約3.7%程小さいため、この二層を近接させるとほぼ全体たおしてI n P に整合でき、応力構造的に安定である。

【0021】次に第五、第六、第七の実施例を用いて請求項3と請求項4の発明をそれぞれ説明する。まずSbからPやAsへの切り替えに対してはAlの原子層が有効である。Al-Sb、Al-Pの化学結合強度はそれぞれ51.7Kcal/molと51.8Kcal/molであり、ほぼ等しい。従ってAl原子層を界面に挿入するとP照射時に内部のSbとの置換が抑制される。またAl-SbとAl-Asの化学結合強度はそれぞれ51.7Kcal/molと48.5Kcal/molであり、Al-Asの方が小さい。従ってこの場合はより内部Sbと照射Asとの置換は起こり難い。

【0022】まず第五の実施例について説明する。図7はGaSbからInPへのヘテロ界面における切り替えのシーケンスの工程説明図である。図においてGaの供給を止めることによりGaSb層71の成長を中断す

る。成長表面が平坦化した後、Sb照射を止めると同時にAl一原子層72を積層し引続きP照射を開始する。成長表面をPで終端し、十分に基板まわりがP雰囲気になったあとでIn照射を開始しInP層73を積層する。このガス切り替えシーケンスを用いることによりGaSb層81中のSbとAs原子との置換反応が抑制され、平坦性の高い、急峻なヘテロ界面を形成できる。

【0023】図6(b)は第四の実施例による原子配列の説明図である。ここではIn層67を積層する前に、GaAs層66を一原子層分だけ積層しておく、このGaAs層66とInAs層67とが応力的に打ち消し合い、界面での歪を全体として緩和できる。InAsの格子定数はInPに対して約3.2%程大きく、GaAsの格子定数はInPに対して約3.7%程小さいため、この二層を近接させるとほぼ全体としてInPに整合でき、応力構造的に安定である。

【0024】次に第七の実施例について説明する。図9はInPに格子整合したGaAsSbからInPへの切り替えシーケンスの工程説明図である。本実施例では、界面を形成する下地半導体層の5族元素がAsとSbの二種類あるため切り替えシーケンスはやや複雑である。 先ずGaAsSb層91を成長中に、まずAs照射を止め、GaSb層92を一原子層積層し、更に、Ga照射を止めることにより成長を止めて、表面層をSb照射状態で平坦化する。

【0025】続いてSb照射を止めると同時に、Alメタル層93を一原子層積層し、引続いてP照射を開始する。十分に5族切り替えが行われた後でIn照射を開始しInP層94を積層する。本切り替えシーケンスではAs照射をまず止めることにより表面をGaSb層にし、しかる後に第五の実施例と同じシーケンスでPへの5族切り替えを実現している。

【0027】次に、第八の実施例として有機金属気相成長法を用いた例について説明する。図10は有機金属気相成長法によるInGaAsからInPへのヘテロ界面における切り替えシーケンスの工程説明図である。3族原料のInとGaに対してはそれぞれトリメチルインジウム(Trimethylindium:TMIn)、トリエチルガリウム(Triethylgallium:TEGa)を用い、V族原料のPとAsに対してはそれぞれPH』、AsH』ガスを用いた。基板温度は6

00度とした。有機金属気相成長法の場合、特にAsH。の残留成分が基板回りから完全に消失するまでの時間が長い。このためAsH。からPH。への切り替えを十分行う必要がある。

【0028】図10において、TMInとTEGaの供 給を止めることにより In GaAs 層101の成長を中 断する。成長層表面が平坦化した後、AsH: を止める と同時にTMInを供給しInメタル層102を1原子 層分だけ積層する。この1原子層分のInメタル層10 2の表面はAsH₃の残留成分の影響で、すぐにAsで 10 終端される。次にPH。の供給を開始すると、表面のA s はすべてPと置き替わるが、1原子層分のInのおか げでPはそれより下層と置き替わらずヘテロ界面は劣化 しない。 As Ha の残留成分が完全に消失するまで十分 にPH3 で待機したあと、TMInを供給し始めInP 層103の成長を開始する。このガス切り替えシーケン スを用いれば、 In P層103中へのAsの混入は十分 なPH3待機により抑制され、またInGaAs層10 1中のAsとPの置換は1nメタル層102の存在によ り抑制されるので、平坦性の高い、急峻なヘテロ界面を 20 形成できる。

【0029】本発明では、成長方法としてガスソース分子線エピタキシー法と有機金属気相成長法を例にとって説明したが、これは他の気相成長法であってもよい。また本実施例では、混晶系として基板に格子整合したものを例にとったがこれが格子不整合系であっても構わない。

[0030]

【発明の効果】以上説明したように本発明は、5族切り替え界面において、その切り替え5族に合わせて界面劣 30化を抑制する3族原子を挟んだので、平坦性、急峻に優れたヘテロ界面を形成できる。

【図面の簡単な説明】

【図1】本発明の第一の実施例による原料の切り替えシーケンスの工程説明図。

【図2】従来方法の原料切り替えシーケンスの工程説明 図

【図3】本発明の第二の実施例の切り替えシーケンスの 工程説明図。

【図4】本発明の第二の実施例の切り替えシケーケンス 40 を用いて成長した試料の室温フォトルミネッセンス (PL)スペクトル図。

【図5】本発明第三の実施例の原料切り替えシーケンスの工程説明図。

【図6】図6(a)は第二、第三の実施例によるヘテロ

界面近傍の原子の配列図であり、図6(b)は第四の実施例によるヘテロ界面近傍の原子の配列図。

【図7】本発明の第五の実施例の切り替えシーケンスの 工程説明図。

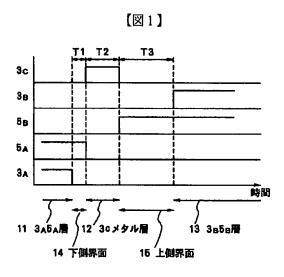
【図8】本発明の第六の実施例の切り替えシーケンスの 工程説明図。

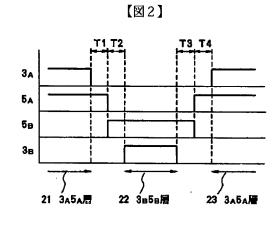
【図9】本発明の第七の実施例の切り替えシーケンスの 工程説明図。

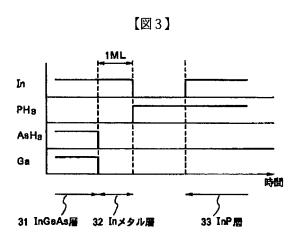
【図10】本発明の第八実施例の切り替えシーケンスの 工程説明図。

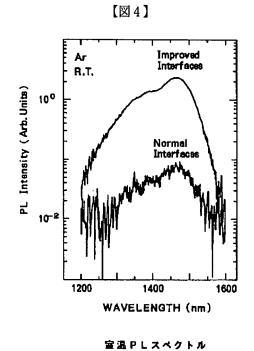
【符号の説明】

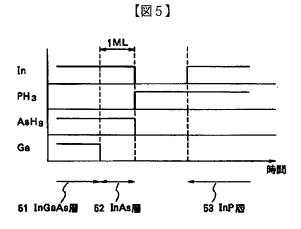
- 11 3A5A層
- 12 3 C メタル層
- 13 3 B 5 B 層
- 14 下側界面
- 15 上侧界面
- 21 3A5A層
- 22 3 B 5 B層
- 23 3A5A層
- 31 InGaAs層
- 32 Inメタル層
- 33 InP層
- 51 InGaAs層
- 52 InAs層
- 53 InP層
- 61 In, Ga層
- 62 As層
- 63 In層
- 64 P層
- 65 In, Ga層
- 66 GaAs層
- 67 InAs層
- 71 GaSb層
- 72 A1一原子層
- 73 InP層
- 81 GaSb層
- 82 A1一原子層
- 83 InAs層
- 91 GaAsSb層
- 92 GaSb層
- 93 Alメタル層
- 94 InP層
- 101 InGaAs層
- 102 Inメタル層
- 103 InP層

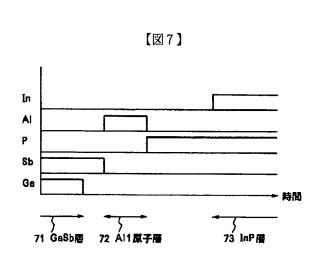




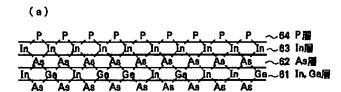




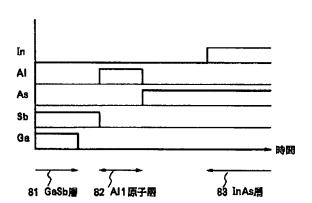


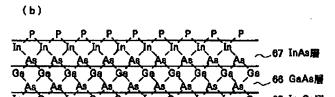




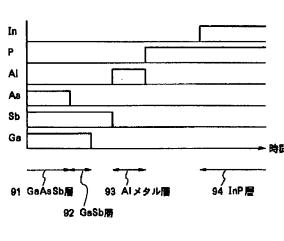


【図8】









【図10】

